

Een watchdog-timer-systeem is bedoeld om programma-afwijkelingsfouten te detecteren. Wanneer door de één of andere oorzaak het programma in een lus terechtkomt of door storingen van buitenaf vastloopt, dan wordt de processor gereset. Dit proces wordt gerealiseerd door een timer met het programma mee te laten lopen. Voordat de timer afloopt (time-out) moet de software de timer resetten. Wanneer dit niet gebeurt, loopt de timer af en vindt er een reset-interrupt plaats waardoor het programma opnieuw opstart.

Bij de AT90CAN32 wordt de watchdog timer geklokt door een aparte oscillator met een frequentie van 1 MHz. De kloksnelheid kan worden ingesteld door een zgn.prescaler. Een Watchdog Reset instruction (WDR) resets the watchdog timer.

Om te voorkomen dat de watchdogtimer onbedoeld wordt uitgezet kan de fuse WDTON worden aangevinkt zodat de watchdog timer altijd aan staat (zie AVRStudio 'Fuses').

In het Watchdog timer control register (WDTCR) kan de prescaler worden ingesteld en kan de watchdog timer worden gedeactiveerd.

De watchdogtimer prescaler wordt ingesteld door bit 0 t/m 2 (WDP0, WDP1 en WDP2)

De initiale waarde is drie maal een 0 en dat betekent dat de time out 16,3 ms bedraagt.

Programmeer voorbeeld om de WDT uit te zetten:

```
LDI R16, 0b00011000      ;eerst dit  
STS WDTRC, R16
```

```
LDI R16, 0b00010000      ;nu pas uitzetten  
STS WDTCR, R16
```

The AVR-assembler staat het volgende toe:

```
LDI R16, (1<<WDCE) | (1<<WDE) ; WDCE en WDE worden logisch 1, rest blijft hetzelfde  
STS WDTRC, R16
```

```
LDI R16, (0 <<WDE)        ; WDE wordt 0, rest blijft gelijk.  
STS WDTCR, R16
```